日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2003年12月26日

出 願 番 号 Application Number:

人

特願2003-432369

[ST. 10/C]:

[JP2003-432369]

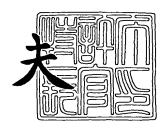
出 願
Applicant(s):

日本特殊陶業株式会社

2004年 1月26日

特許庁長官 Commissioner, Japan Patent Office





ページ: 1/E

/ 【書類名】 特許願 【整理番号】 P2003-086

【提出日】平成15年12月26日【あて先】特許庁長官殿【国際特許分類】H05K 1/18

H01L 25/00

【発明者】

【住所又は居所】 名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内

【氏名】 大塚 淳

【発明者】

【住所又は居所】 名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内

【氏名】 佐藤 学

【特許出願人】

【識別番号】 000004547

【氏名又は名称】 日本特殊陶業株式会社

【代理人】

【識別番号】 100114605

【弁理士】

【氏名又は名称】 渥美 久彦

【先の出願に基づく優先権主張】

【出願番号】 特願2003-76536 【出願日】 平成15年3月19日

【手数料の表示】

【予納台帳番号】 163844 【納付金額】 21,000円

【提出物件の目録】

【物件名】 特許請求の範囲 1

 【物件名】
 明細書 1

 【物件名】
 図面 1

 【物件名】
 要約書 1

 【包括委任状番号】
 0209935

【書類名】特許請求の範囲

【請求項1】

面接続端子を有する半導体素子が実装される第1面及び第2面を有する略板形状のコンデンサ本体と、

前記第1面及び前記第2面を貫通し、前記面接続端子と接続される複数の導体柱と を備えることを特徴としたコンデンサ。

【請求項2】

面接続端子を有する半導体素子を備え、かつ、

前記半導体素子が実装される第1面及び第2面を有する略板形状のコンデンサ本体と、前記第1面及び前記第2面を貫通し、前記面接続端子と接続される複数の導体柱とを有するコンデンサを備えた

ことを特徴とした半導体素子付きコンデンサ。

【請求項3】

面接続パッドを有する基板を備え、かつ、

第1面及び前記基板の表面上に実装される第2面を有する略板形状のコンデンサ本体と、前記第1面及び前記第2面を貫通し、前記面接続パッドと接続される複数の導体柱とを有するコンデンサを備えた

ことを特徴としたコンデンサ付き基板。

【請求項4】

面接続端子を有する半導体素子を備え、

面接続パッドを有する基板を備え、かつ、

前記半導体素子が実装される第1面及び前記基板の表面上に実装される第2面を有する略板形状のコンデンサ本体と、前記第1面及び前記第2面を貫通し、前記面接続端子及び前記面接続パッドと接続される複数の導体柱とを有するコンデンサを備えた

こと特徴とした、半導体素子とコンデンサと基板とからなる構造体。

【請求項5】

面接続端子を有する半導体素子が実装される第1面、及び、凹部が形成された第2面を 有する略板形状の中継基板本体と、

前記第1面及び前記凹部の底面を貫通し、前記面接続端子と接続される複数の中継基板 本体側導体柱と、

表面及び裏面を有し、前記表面及び前記裏面を貫通し前記中継基板本体側導体柱と接続される複数のコンデンサ側導体柱を有し、前記凹部内に配置されたコンデンサと を備えることを特徴とした中継基板。

【請求項6】

前記中継基板本体の内部に、前記第1面を貫通する複数のグランド用短導体柱と導体柱 ピッチ変換層とを形成し、前記複数のグランド用短導体柱のうちの少なくとも一部のもの を、前記導体柱ピッチ変換層を介して、前記グランド用コンデンサ側導体柱と電気的に接 続したことを特徴とする請求項5に記載の中継基板。

【請求項7】

前記中継基板本体の内部に、前記第1面を貫通する複数の電源用短導体柱と導体柱ピッチ変換層とを形成し、前記複数の電源用短導体柱のうちの少なくとも一部のものを、前記導体柱ピッチ変換層を介して、前記電源用コンデンサ側導体柱と電気的に接続したことを特徴とする請求項5または6に記載の中継基板。

【請求項8】

面接続端子を有する半導体素子を備え、かつ、

前記半導体素子が実装される第1面及び凹部が形成された第2面を有する略板形状の中継基板本体と、前記第1面及び前記凹部の底面を貫通し、前記面接続端子と接続される複数の中継基板本体側導体柱と、表面及び裏面を有し、前記表面及び前記裏面を貫通し前記中継基板本体側導体柱と接続される複数のコンデンサ側導体柱を有し、前記凹部内に配置されたコンデンサとを有する中継基板を備えた

ことを特徴とした半導体素子付き中継基板。

【請求項9】

面接続パッドを有する基板を備え、かつ、

第1面及び凹部が形成され前記基板の表面上に実装される第2面を有する略板形状の中継基板本体と、前記第1面及び前記凹部の底面を貫通する複数の中継基板本体側導体柱と、表面及び裏面を有し、前記表面及び前記裏面を貫通し前記中継基板本体側導体柱及び前記面接続パッドと接続される複数のコンデンサ側導体柱を有し、前記凹部内に配置されたコンデンサとを有する中継基板を備えた

ことを特徴とした中継基板付き基板。

【請求項10】

面接続端子を有する半導体素子を備え、

面接続パッドを有する基板を備え、かつ、

前記半導体素子が実装される第1面及び凹部が形成され前記基板の表面上に実装される第2面を有する略板形状の中継基板本体と、前記第1面及び前記凹部の底面を貫通し、前記面接続端子と接続される複数の中継基板本体側導体柱と、表面及び裏面を有し、前記表面及び前記裏面を貫通し前記中継基板本体側導体柱及び前記面接続パッドと接続される複数のコンデンサ側導体柱を有し、前記凹部内に配置されたコンデンサとを有する中継基板を備えた

ことを特徴とした、半導体素子と中継基板と基板とからなる構造体。

【書類名】明細書

【発明の名称】コンデンサ、半導体素子付きコンデンサ、コンデンサ付き基板、半導体素子とコンデンサと基板とからなる構造体、中継基板、半導体素子付き中継基板、中継基板 付き基板、半導体素子と中継基板と基板とからなる構造体

【技術分野】

$[0\ 0\ 0\ 1]$

本発明は、コンデンサ、半導体素子付きコンデンサ、コンデンサ付き基板、半導体素子とコンデンサと基板とからなる構造体、中継基板、半導体素子付き中継基板、中継基板付き基板、半導体素子と中継基板と基板とからなる構造体に関するものである。

【背景技術】

$[0\ 0\ 0\ 2\]$

近年、ICチップと配線基板とをじかに接続するのではなく、ICチップと配線基板との間にインターポーザと呼ばれる中継基板を介在させてそれらを互いに接続した構造体が各種知られている。ところで、集積回路技術の進歩によりICチップの動作がますます高速化しているが、それに伴い電源配線等にノイズが重畳され、誤動作を引き起こすことがある。そこで、上記の構造体においても、ノイズを除去してICチップへ良好な電源供給を行うための対策が採られている。例えば、配線基板側にコンデンサを埋設するとともに、そのコンデンサとICチップとをインターポーザ内の導体を介して接続することが既に提案されている(例えば、特許文献1参照)。

[0003]

【特許文献1】特開2000-349225号公報(図26、図28等)

【発明の開示】

【発明が解決しようとする課題】

$[0\ 0\ 0\ 4]$

一般に、コンデンサとICチップとをつなぐ配線(コンデンサ接続配線)がある場合、コンデンサ接続配線が長くなるほど、その箇所においてノイズが重畳する可能性が高くなる。従って、ノイズ除去能力を高めるためには、前記コンデンサ接続配線は極力短いほうが好ましい。

[0005]

ところが、コンデンサを配線基板側に埋設した上記構造体では、コンデンサとICチップとをつなぐ配線(コンデンサ接続配線)の長さが、必然的にインターポーザの厚さ分より長くなってしまう。従って、さらなる低ノイズ化を達成して構造体の信頼性向上を図るためには、何らかの新たな対策を打つことが必要であると考えられていた。

[0006]

また、コンデンサを配線基板側に埋設した上記構造体では、コンデンサのみがショートや絶縁抵抗不良などにより不具合となった場合であっても、付加価値の付いた配線基板全体を廃棄せざるを得ない。このため、損失金額が大きくなって、結局安価に製造することが困難になる。

[0007]

さらに、低抵抗、低インダクタンスを達成するための1つの方法としては、コンデンサの大型化(言い換えると大容量化)が考えられる。しかしながら、近年の配線基板においては、導体回路が複数層にわたり密集して形成されていることが多く、そもそも大型のコンデンサを埋設しうる十分なスペースがない。また、無理やり大型のコンデンサを埋設しようとすれば、導体回路を形成する際の自由度が小さくなり、導体回路の形成が著しく困難になるおそれがある。

[0008]

本発明は上記の課題に鑑みてなされたものであり、その目的は、ノイズ除去能力に優れ 、しかも安価かつ製造しやすい、半導体素子とコンデンサと基板とからなる構造体、半導 体素子と中継基板と基板とからなる構造体を提供することにある。

[0009]

また、本発明の別の目的は、上記の優れた構造体を実現するうえで好適な、コンデンサ、半導体素子付きコンデンサ、コンデンサ付き基板、中継基板、半導体素子付き中継基板、中継基板付き基板を提供することにある。

【課題を解決するための手段】

$[0\ 0\ 1\ 0]$

そして、上記課題を解決する手段としては、面接続端子を有する半導体素子を備え、面接続パッドを有する基板を備え、かつ、前記半導体素子が実装される第1面及び前記基板の表面上に実装される第2面を有する略板形状のコンデンサ本体と、前記第1面及び前記第2面を貫通し、前記面接続端子及び前記面接続パッドと電気的に接続される複数の導体柱とを有するコンデンサを備えたこと特徴とした、半導体素子とコンデンサと基板とからなる構造体がある。

$[0\ 0\ 1\ 1]$

また、半導体素子とコンデンサと基板とからなる上記の構造体を実現するうえで好適なものとしては、面接続端子を有する半導体素子が実装されるべき第1面、及び第2面を有する略板形状のコンデンサ本体と、前記第1面及び前記第2面を貫通し、前記面接続端子と電気的に接続されるべき複数の導体柱とを備えることを特徴としたコンデンサがある。さらに、面接続端子を有する半導体素子を備え、かつ、前記半導体素子が実装される第1面、及び、第2面を有する略板形状のコンデンサ本体と、前記第1面及び前記第2面を貫通し、前記面接続端子と電気的に接続される複数の導体柱とを有するコンデンサを備えたことを特徴とした半導体素子付きコンデンサ、も好適である。加えて、面接続パッドを有する基板を備え、かつ、第1面及び前記基板の表面上に実装される第2面を有する略板形状のコンデンサ本体と、前記第1面及び前記第2面を貫通し、前記面接続パッドと電気的に接続される複数の導体柱とを有するコンデンサを備えたことを特徴としたコンデンサ付き基板、も好適である。

$[0\ 0\ 1\ 2]$

従って、上記の構造体によると、コンデンサは、それ自体いわば中継基板としての機能を有しており、本来中継基板があるべき位置に配置されている。即ち、従来構造に比較して半導体素子とコンデンサとが近接して配置され、両者が直接接続した状態となる。このため、半導体素子とコンデンサとをつなぐ配線(コンデンサ接続配線)を非常に短くする、さらには完全になくすことが可能となる。ゆえに、半導体素子とコンデンサとの間で侵入するノイズを極めて小さく抑えることができ、誤動作等の不具合を生じることもなく高い信頼性を得ることができる。

$[0\ 0\ 1\ 3]$

また、たとえコンデンサに不具合が生じた場合でも、コンデンサが基板側に埋設されているわけではないので、コンデンサのみを廃棄すれば足り、基板全体の廃棄を伴わない。ゆえに、基板側にコンデンサを埋設した従来構造に比べて、損失金額が小さく安価に製造することが可能となる。しかも、基板側にコンデンサを埋設した構造でないことから、スペース上の制約を受けなくなり、比較的容易にコンデンサの大型化(大容量化)を図ることが可能となるとともに、基板についても製造しやすくなる。

[0014]

ここで前記半導体素子としては、面接続端子を有するものが使用される。前記面接続端子とは、電気的接続のための端子であって、面接続によって接続を行うものを指す。なお、面接続とは、被接続物の平面上に線状や格子状(千鳥状も含む)にパッドあるいは端子を形成し、それら同士を接続する場合を指す。なお、前記半導体素子の大きさ及び形状は特に限定されないが、少なくとも一辺が10mm以上の大型半導体素子であることがよい。また、半導体素子の熱膨張係数は2.0ppm/℃以上5.0ppm/℃未満であることがよい。かかる半導体素子の具体例としては、熱膨張係数が3.0ppm/℃程度のシリコンからなる半導体集積回路チップ(ICチップ)などを挙げることができる。

本明細書中において「熱膨張係数」といった場合には、厚さ方向(Z方向)に対して直 交する方向(XY方向)の熱膨張係数(CTE)のことを意味し、0℃~100℃の間の TMA (熱機械分析装置) にて測定した値のことを意味する。「TMA」とは、熱機械的分析をいい、例えばJPCA-BU01に規定されるものをいう。

[0015]

前記基板としては、面接続パッドを有するものが使用される。前記基板としては、半導体素子やその他の電子部品などが実装される基板、特には半導体素子やその他の電子部品などが実装され、それらを電気的に接続する導体回路を備えた配線基板が挙げられる。基板の形成材料については特に限定されず、コスト性、加工性、絶縁性、機械的強度などを考慮して適宜選択することができる。前記基板としては、例えば、樹脂基板、セラミック基板、金属基板などが挙げられる。

$[0\ 0\ 1\ 6]$

樹脂基板の具体例としては、EP樹脂(エポキシ樹脂)基板、PI樹脂(ポリイミド樹脂)基板、BT樹脂(ビスマレイミドートリアジン樹脂)基板、PPE樹脂(ポリフェニレンエーテル樹脂)基板などがある。そのほか、これらの樹脂とガラス繊維(ガラス織布やガラス不織布)やポリアミド繊維等の有機繊維との複合材料からなる基板を使用してもよい。あるいは、連続多孔質PTFE等の三次元網目状フッ素系樹脂基材にエポキシ樹脂などの熱硬化性樹脂を含浸させた樹脂ー樹脂複合材料からなる基板等を使用してもよい。前記セラミック基板の具体例としては、例えば、アルミナ基板、ベリリア基板、ガラスセラミック基板、結晶化ガラス等の低温焼成材料からなる基板などがある。前記金属基板の具体例としては、例えば、銅基板や銅合金基板、銅以外の金属単体からなる基板、銅以外の金属の合金からなる基板などがある。なお、ここに列挙した樹脂基板及びセラミック基板の殆どは、熱膨張係数が5.0ppm/℃以上である。

$[0\ 0\ 1\ 7]$

また、面接続パッドとは、電気的接続のための端子用パッドであって、面接続によって接続を行うものを指す。かかる面接続パッドは例えば線状や格子状(千鳥状も含む)に形成される。

[0018]

前記コンデンサは、コンデンサ本体と複数の導体柱とを有する、いわゆるビアアレイタイプのコンデンサ(キャパシタ)である。この種のコンデンサでは、コンデンサ本体を構成する誘電体層の内部において、第1導体柱に接続する第1内層電極と、第2導体柱に接続する第2内層電極とが交互に積層形成されている。

$[0\ 0\ 1\ 9]$

前記複数の導体柱は第1面及び第2面を貫通し、その一端が面接続端子に接続され、他端が面接続パッドに接続される。かかる導体柱は、コンデンサ本体に形成された貫通孔に柱状の導電材料を設けることにより形成される。前記導電材料としては特に限定されないが、例えば銅、金、銀、白金、パラジウム、ニッケル、スズ、鉛、はんだ、タングステン、モリブデン、チタンなどから選択される1種または2種以上を含む金属を挙げることができる。また、前記導体柱の形成にあたっては周知の手法を採用することができ、例えば、導電金属を含むペーストの充填、導電金属のめっき、ピン状の導電金属材の圧入などがある。なお、セラミック基板の貫通孔に導電性ペーストを充填して導体柱を形成する場合、基板とペーストとを同時に焼結させる方法(同時焼成法)を採用してもよく、あるいは先に基板を焼結させた後にペーストの充填、焼成を行う方法(後焼成法)を採用してもよい。

[0020]

導体柱の形状は、接続する面接続端子や面接続パッドの形状に対応して適宜選択すればよい。例えば、面接続端子や面接続パッドがフラットである場合、導体柱はその端部が第1面及び第2面から突出する形状、即ちバンプ形状とされることがよい。なお、導体柱と面接続端子との接続、導体柱と面接続パッドとの接続については、両者の端面を対向させた状態で、はんだや導電性樹脂などの導電材料を用いて接続する手法などを採用することができる。

[0021]

コンデンサ本体の誘電体層はセラミック材料を用いて形成される。好適なセラミック材料としては、例えば、PbTiO2、BaTiO3、SrTiO3、TiO2などの酸化物系セラミックがあるが、非酸化物系セラミック(例えば窒化物系セラミックなど)を選択してもよい。

[0022]

コンデンサ本体の熱膨張係数は限定されないが、基板の熱膨張係数よりも低くて20.0ppm/℃未満であることが好ましく、さらには10.0ppm/℃未満であることがより好ましい。なお、コンデンサ本体の熱膨張係数は、2.0ppm/℃以上20.0ppm/℃以上20.0ppm/℃以上10.0ppm/℃未満であることがよく、さらには2.0ppm/℃以上10.0ppm/℃未満の範囲内において前記半導体素子の熱膨張係数と同等またはそれよりも大きな値であることがよりよい。その理由は、コンデンサ本体の熱膨張係数が10.0ppm/℃未満であると、半導体素子との熱膨張係数差が十分に小さくなり、半導体素子に対する熱応力の影響を十分に低減できるからである。従って、例えば熱膨張係数が3.0ppm/℃程度のシリコン製ICチップを選択した場合には、熱膨張係数が3.0ppm/℃以上5.0ppm/℃未満のコンデンサ本体を用いることが好適であると言える。

[0023]

また前記コンデンサ本体は、上記のような低熱膨張性であるばかりでなく、高剛性であること(例えば高ヤング率であること)が好ましい。即ち、コンデンサ本体の剛性(例えばヤング率)は少なくとも半導体素子よりも高いことがよく、具体的にはヤング率が200GPa以上、特には300GPa以上であることがよい。その理由は、コンデンサ本体に高い剛性が付与されていれば、コンデンサ本体に大きな熱応力が加わったとしても、その熱応力に耐えることができるからである。従って、コンデンサ本体自身の反りや、半導体素子の接合部分のクラックなどを未然に防ぐことができる。

[0024]

さらに前記コンデンサ本体は、上記のような低熱膨張性、高剛性であるばかりでなく、 高放熱性であることがより好ましい。ここで「高放熱性」とは、少なくとも放熱性(例え ば熱伝導率)が基板よりも高いことを意味する。その理由は、放熱性の高いコンデンサ本 体を用いれば、半導体素子が発生した熱を速やかに伝達して放散することができるため、 熱応力の緩和を図ることができるからである。従って、大きな熱応力が作用しなくなり、 コンデンサ本体自身の反りや、半導体素子の接合部分のクラックなどを未然に防ぐことが できる。

$[0\ 0\ 2\ 5]$

また、前記中継基板本体はさらに絶縁性を有していることがよい。その理由は、絶縁性を有しないコンデンサ本体では、導体柱や電極の形成時に誘電体層にあらかじめ絶縁層を設ける必要があるが、絶縁性を有するコンデンサ本体ならそれが不要だからである。従って、構造の複雑化や工数の増加を回避することができるからである。

[0026]

以上のことからすると、コンデンサ本体は、窒化物系の絶縁性エンジニアリングセラミック材料を用いて形成されることが好適であり、特には窒化アルミニウム、窒化珪素、または、窒化アルミニウム及び窒化珪素の混合セラミック材料を用いて形成されることが最も好適である。ここに挙げた材料は、低熱膨張性、高剛性、高放熱性及び絶縁性を備えているからである。ちなみに、窒化アルミニウムの熱膨張係数は約4.4 ppm/℃、ヤング率は約350GPaである。窒化珪素の熱膨張係数は約3.0ppm/℃、ヤング率は約300GPaである。

[0027]

そして、上記課題を解決する別の手段としては、面接続端子を有する半導体素子を備え、面接続パッドを有する基板を備え、かつ、前記半導体素子が実装される第1面、及び、 凹部が形成され前記基板の表面上に実装される第2面を有する略板形状の中継基板本体と 、前記第1面及び前記凹部の底面を貫通し、前記面接続端子と電気的に接続される複数の 中継基板本体側導体柱と、表面及び裏面を有し、前記表面及び前記裏面を貫通し前記中継 基板本体側導体柱及び前記面接続パッドと電気的に接続される複数のコンデンサ側導体柱 を有し、前記凹部内に配置されたコンデンサとを有する中継基板を備えたことを特徴とし た、半導体素子と中継基板と基板とからなる構造体がある。

[0028]

また、半導体素子と中継基板と基板とからなる上記の構造体を実現するうえで好適なも のとしては、面接続端子を有する半導体素子が実装されるべき第1面、及び、凹部が形成 された第2面を有する略板形状の中継基板本体と、前記第1面及び前記凹部の底面を貫通 し、前記面接続端子と電気的に接続されるべき複数の中継基板本体側導体柱と、表面及び 裏面を有し、前記表面及び前記裏面を貫通し前記中継基板本体側導体柱と電気的に接続さ れる複数のコンデンサ側導体柱を有し、前記凹部内に配置されたコンデンサとを備えるこ とを特徴とした中継基板がある。さらに、面接続端子を有する半導体素子を備え、かつ、 前記半導体素子が実装される第1面、及び、凹部が形成された第2面を有する略板形状の 中継基板本体と、前記第1面及び前記凹部の底面を貫通し、前記面接続端子と電気的に接 続される複数の中継基板本体側導体柱と、表面及び裏面を有し、前記表面及び前記裏面を 貫通し前記中継基板本体側導体柱と電気的に接続される複数のコンデンサ側導体柱を有し 、前記凹部内に配置されたコンデンサとを有する中継基板を備えたことを特徴とした半導 体素子付き中継基板、も好適である。加えて、面接続パッドを有する基板を備え、かつ、 第1面及び凹部が形成され前記基板の表面上に実装される第2面を有する略板形状の中継 基板本体と、前記第1面及び前記凹部の底面を貫通する複数の中継基板本体側導体柱と、 表面及び裏面を有し、前記表面及び前記裏面を貫通し前記中継基板本体側導体柱及び前記 面接続パッドと電気的に接続される複数のコンデンサ側導体柱を有し、前記凹部内に配置 されたコンデンサとを有する中継基板を備えたことを特徴とした中継基板付き基板、も好 適である。

[0029]

従って、上記の構造体によると、中継基板の凹部内にコンデンサを配置したことにより、従来構造に比較して半導体素子とコンデンサとが近接し、結果として半導体素子とコンデンサとをつなぐ配線(コンデンサ接続配線)を非常に短くすることが可能となる。ゆえに、半導体素子とコンデンサとの間で侵入するノイズを極めて小さく抑えることができ、誤動作等の不具合を生じることもなく高い信頼性を得ることができる。

[0030]

また、たとえコンデンサに不具合が生じた場合でも、コンデンサが基板側に埋設されているわけではないので、中継基板及びコンデンサを廃棄すれば足り、基板全体の廃棄を伴わない。ゆえに、基板側にコンデンサを埋設した従来構造に比べて、損失金額が小さく安価に製造することが可能となる。しかも、基板側にコンデンサを埋設した構造でないことから、スペース上の制約を受けにくくなり、比較的容易にコンデンサの大型化(大容量化)を図ることが可能となるとともに、基板についても製造しやすくなる。

$[0\ 0\ 3\ 1]$

ここで、前記半導体素子及び前記基板に関しては、上述した、半導体素子とコンデンサ と基板とからなる構造体と同様のものを使用することができる。

$[0\ 0\ 3\ 2]$

前記中継基板は略板形状の中継基板本体を有している。中継基板本体は第1面及び第2面を備えており、第1面には半導体素子が実装され、第2面は基板の表面上に実装される。また、中継基板本体の第2面には、コンデンサを配置するための凹部が設けられている。前記凹部の数は単数であっても複数であってもよい。また、コンデンサを内部に配置することが可能なものであれば、前記凹部の形状や大きさは特に限定されない。なお、第2面にて開口する凹部の側面及び底面については、第2面の一部であると把握する。

[0033]

中継基板本体の熱膨張係数は基板の熱膨張係数よりも低いことが好ましく、具体的には 10.0ppm/℃未満であることが好ましい。なお、中継基板本体の熱膨張係数は、さ

6/

らには2.0ppm/ \mathbb{C} 以上5.0ppm/ \mathbb{C} 未満であることがよく、特には2.0ppm/ \mathbb{C} 以上5.0ppm/ \mathbb{C} 未満の範囲内において前記半導体素子の熱膨張係数よりも大きな値であることがよりよい。その理由は、中継基板本体の熱膨張係数が10.0ppm/ \mathbb{C} 未満(特に5.0ppm/ \mathbb{C} 未満)であると、半導体素子との熱膨張係数差を十分に小さくでき、半導体素子に対する熱応力の影響を十分に低減できるからである。従って、例えば熱膨張係数が3.0ppm/ \mathbb{C} 程度のシリコン製 \mathbb{I} \mathbb{C} チップを選択した場合には、熱膨張係数が3.0ppm/ \mathbb{C} 以上5.0ppm/ \mathbb{C} 未満の中継基板本体を用いることが好適であると言える。なお、中継基板本体はコンデンサよりも低熱膨張性であることがさらに好ましい。この場合、仮に熱膨張係数の大きいコンデンサを用いたとしても、中継基板本体の使用により、中継基板全体としての熱膨張係数を低く抑えることができる。

. [0034]

また前記中継基板本体は、上記のような低熱膨張性であるばかりでなく、高剛性であること(例えば高ヤング率であること)が好ましい。即ち、中継基板本体の剛性(例えばヤング率)は少なくとも半導体素子よりも高いことがよく、具体的にはヤング率が200GPa以上、特には300GPa以上であることがよい。その理由は、中継基板本体に高い剛性が付与されていれば、中継基板本体に大きな熱応力が加わったとしても、その熱応力に耐えることができるからである。従って、中継基板本体自身の反りや、半導体素子の接合部分のクラックなどを未然に防ぐことができる。なお、中継基板本体は、コンデンサよりも高剛性(例えば高ヤング率)であることができる。なお、中継基板本体は、コンデンサよりも高剛性(例えば高ヤング率)であることができる。とがさらに好ましい。この場合、仮に剛性の弱いコンデンサを用いたとしても、それを中継基板本体により補強、保護することができるため、中継基板全体としての剛性を高めることができる。

[0035]

さらに前記中継基板本体は、上記のような低熱膨張性、高剛性であるばかりでなく、高放熱性であることがより好ましい。その理由は、放熱性の高い中継基板本体を用いれば、半導体素子が発生した熱を速やかに伝達して放散することができるため、熱応力の緩和を図ることができるからである。従って、大きな熱応力が作用しなくなり、中継基板本体自身の反りや、半導体素子の接合部分のクラックなどを未然に防ぐことができる。

[0036]

また、前記中継基板本体はさらに絶縁性を有していることがよい。その理由は、絶縁性を有しない中継基板本体では、導体柱の形成時にあらかじめ絶縁層を設ける必要があるが、絶縁性を有する中継基板本体ならそれが不要だからである。従って、構造の複雑化や工数の増加を回避することができるからである。

[0037]

以上のことからすると、中継基板本体は、窒化物系の絶縁性エンジニアリングセラミック材料を用いて形成されることが好適であり、特には窒化アルミニウム、窒化珪素、または、窒化アルミニウム及び窒化珪素の混合セラミック材料を用いて形成されることが最も好適である。ここに挙げた材料は、低熱膨張性、高剛性、高放熱性及び絶縁性を備えているからである。

[0038]

もっとも、アルミナ系のセラミック材料も、窒化物系の絶縁性エンジニアリングセラミック材料に比較すれば熱膨張は大きいが、好ましい熱的、機械的物性を有しており、中継基板本体用の材料として適している。アルミナ系のセラミック材料は、窒化物系の絶縁性エンジニアリングセラミック材料よりも安価であるという利点を有している。また、アルミナ系のセラミック材料よりも機械的物性に劣るものの、低熱膨張である低温焼成セラミックなどを中継基板本体用の材料として使用することも可能である。なお、導体柱の低抵抗化を達成するうえでは、ガラスセラミックや結晶化ガラス等の低温焼成セラミック材料の使用は好ましいといえる。その理由は、低温焼成セラミック材料であれば、良導体である銅や銀を用いて導体柱が形成可能だからである。

[0039]

前記中継基板は複数の中継基板本体側導体柱を有している。中継基板本体側導体柱は第

1面及び凹部の底面を貫通し、その一端が面接続端子に電気的に接続され、他端がコンデンサ側導体柱に電気的に接続される。なお、前記中継基板は、第1面及び第2面における凹部形成領域外(凹部の外周部)を貫通し、その一端が面接続端子に電気的に接続され、他端が面接続パッドに電気的に接続される中継基板本体側導体柱をさらに有していてもよい。

$[0\ 0\ 4\ 0]$

また、前記中継基板は、複数のコンデンサ側導体柱を有する、いわゆるビアアレイタイプのコンデンサ(キャパシタ)を備えている。かかるコンデンサ側導体柱は、コンデンサの表面及び裏面を貫通して形成され、その一端が中継基板本体側導体柱に接続され、他端が面接続パッドと接続される。

[0041]

前記中継基板本体側導体柱及び前記コンデンサ側導体柱は、中継基板本体またはコンデンサに形成された貫通孔に柱状の導電材料を設けることにより形成される。前記導電材料としては特に限定されないが、例えば銅、金、銀、白金、パラジウム、ニッケル、スズ、鉛、はんだ、タングステン、モリブデン、チタンなどから選択される1種または2種以上を含む金属を挙げることができる。また、前記中継基板本体側導体柱及び前記コンデンサ側導体柱の形成にあたっては周知の手法を採用することができ、例えば、導電金属を含むペーストの充填、導電金属のめっき、ピン状の導電金属材の圧入などがある。なお、セラミック製の中継基板本体またはコンデンサの貫通孔に導電性ペーストを充填して導体柱を形成する場合、同時焼成法を採用してもよく、後焼成法を採用してもよい。

$[0\ 0\ 4\ 2]$

中継基板本体側導体柱の形状は、接続する面接続端子、コンデンサ側導体柱、面接続パッドの形状に対応して適宜選択すればよい。また、コンデンサ側導体柱の形状は、接続する中継基板本体側、面接続パッドの形状に対応して適宜選択すればよい。

[0043]

なお、第1面及び凹部の底面を貫通し、その一端が面接続端子に電気的に接続され、他端がコンデンサ側導体柱に電気的に接続される前記複数の中継基板本体側導体柱としては、例えば、複数のグランド用中継基板本体側導体柱及び複数の電源用中継基板本体側導体柱が割り当てられることがよい。これら2種の中継基板本体側導体柱は、いずれも中継基板本体における凹部形成領域内に配置される。一方、第1面及び第2面における凹部形成領域外(凹部の外周部)を貫通し、その一端が面接続端子に電気的に接続され、他端が面接続パッドに電気的に接続される中継基板本体側導体柱としては、例えば、信号線用中継基板本体側導体柱が割り当てられることがよい。その理由は、一般的に半導体素子ではグランド用面接続端子及び電源用面接続端子の周囲に信号線用面接続端子がレイアウトされており、中継基板側についてもそれに合致させるためである。

[0044]

そしてこの場合、前記複数のコンデンサ側導体柱は、グランド用コンデンサ側導体柱及び電源用コンデンサ側導体柱からなることがよい。なお、グランド用コンデンサ側導体柱は、グランド用中継基板本体側導体柱に対して電気的に接続される。電源用コンデンサ側導体柱は、電源用中継基板本体側導体柱に対して電気的に接続される。

[0045]

なお、前記中継基板本体の内部に、前記第1面を貫通する複数のグランド用短導体柱と 導体柱ピッチ変換層とを形成し、前記複数のグランド用短導体柱のうちの少なくとも一部 のものを、前記導体柱ピッチ変換層を介して、前記グランド用コンデンサ側導体柱と電気 的に接続してもよい。ここでの導体柱ピッチ変換層とは、グランド用コンデンサ側導体柱 のピッチ(隣接するグランド用コンデンサ側導体柱間の中心間距離)を変換するために介 在される層状の導電部のことを指す。かかる導体柱ピッチ変換層は、中継基板本体の内部 に1層または2層以上形成される。また、グランド用短導体柱とは、グランド用に割り当 てられた上記のグランド用中継基板本体側導体柱よりも長さが短いため、第2面にまで到 っていない導体柱のことを意味する。従って、前記グランド用短導体柱は第1面のみを貫

8/

通している。複数のグランド用短導体柱のうちの少なくとも一部のものの内端は、導体柱 ピッチ変換層に接続されている。

[0046]

通常、グランド用中継基板本体側導体柱のピッチ(即ち隣接するグランド用中継基板本体側導体柱間の中心間距離)は、半導体素子の面接続端子のピッチ(隣接する面接続端子の中心間距離)に制約を受ける。それゆえ、この種の導体柱ピッチ変換層を介さずにグランド用中継基板本体側導体柱及びグランド用コンデンサ側導体柱を電気的に接続しようとすれば、グランド用コンデンサ側導体柱のピッチも、同様に面接続端子のピッチに制約を受けることになる。しかしながら、このような制約があると、任意のキャパシタンス・インダクタンス特性を得ることが困難になり、中継基板に所望とする性能を付与できなくなるおそれがある。

[0047]

これに対して、複数のグランド用短導体柱のうちの少なくとも一部のものを、導体柱ピッチ変換層を介してグランド用コンデンサ側導体柱と電気的に接続すれば、基本的にグランド用コンデンサ側導体柱を配置するときの自由度が増大する。従って、任意のキャパシタンス・インダクタンス特性を得やすくなり、中継基板に所望とする性能を付与しやすくなる。また、この構成によれば、グランド用コンデンサ側導体柱を間引くこと、言い換えるとグランド用コンデンサ側導体柱の密度を疎にすることが可能となる。

[0048]

なお、前記中継基板本体の内部に、前記第1面を貫通する複数の電源用短導体柱と導体柱ピッチ変換層とを形成し、前記複数の電源用短導体柱のうちの少なくとも一部のものを、前記導体柱ピッチ変換層を介して、前記電源用コンデンサ側導体柱と電気的に接続してもよい。ここでの導体柱ピッチ変換層とは、電源用コンデンサ側導体柱のピッチ(隣接する電源用コンデンサ側導体柱間の中心間距離)を変換するために介在される層状の導電部のことを指す。かかる導体柱ピッチ変換層は、中継基板本体の内部に1層または2層以上形成される。また、電源用短導体柱とは、電源用に割り当てられた上記の電源用中継基板本体側導体柱よりも長さが短いため、第2面にまで到っていない導体柱のことを意味する。従って、前記電源用短導体柱は第1面のみを貫通している。複数の電源用短導体柱のうちの少なくとも一部のものの内端は、導体柱ピッチ変換層に接続されている。

[0049]

通常、電源用中継基板本体側導体柱のピッチ(即ち隣接する電源用中継基板本体側導体柱間の中心間距離)は、半導体素子の面接続端子のピッチ(隣接する面接続端子の中心間距離)に制約を受ける。それゆえ、この種の導体柱ピッチ変換層を介さずに電源用中継基板本体側導体柱及び電源用コンデンサ側導体柱を電気的に接続しようとすれば、電源用コンデンサ側導体柱のピッチも、同様に面接続端子のピッチに制約を受けることになる。しかしながら、このような制約があると、任意のキャパシタンス・インダクタンス特性を得ることが困難になり、中継基板に所望とする性能を付与できなくなるおそれがある。

[0050]

これに対して、複数の電源用短導体柱のうちの少なくとも一部のものを、導体柱ピッチ変換層を介して電源用コンデンサ側導体柱と電気的に接続すれば、基本的に電源用コンデンサ側導体柱を配置するときの自由度が増大する。従って、任意のキャパシタンス・インダクタンス特性を得やすくなり、中継基板に所望とする性能を付与しやすくなる。また、この構成によれば、電源用コンデンサ側導体柱を間引くこと、言い換えると電源用コンデンサ側導体柱の密度を疎にすることが可能となる。

[0051]

また、前記中継基板本体及び前記コンデンサは一体構成であり、前記中継基板本体側導体柱及び前記コンデンサ側導体柱は突起電極を介することなく直接接続しているものであってもよい。このような一体構成を採用した場合、中継基板本体及びコンデンサを電気的に接続するための突起電極を省くことができるので、構成が簡略化する。また、中継基板本体側導体柱及びコンデンサ側導体柱を直接接続することにより、中継基板の低抵抗化を

図ることが可能となる。なお、一体構成の中継基板本体及びコンデンサを有する中継基板は、例えばセラミック未焼結材料を積層して同時焼成すること等によって製造可能である。

[0052]

あるいは、前記中継基板本体及び前記コンデンサは別体構成であり、前記中継基板本体 側導体柱及び前記コンデンサ側導体柱は突起電極を介して接続しているものであってもよ い。このような別体構成を採用した場合、中継基板本体及びコンデンサを形成する材料の 選択の幅や、中継基板を製造する手法の選択の幅が広くなる。

【発明を実施するための最良の形態】

[0053]

[第1の実施形態]

[0054]

以下、本発明を具体化した第1の実施形態を図1~図5に基づき詳細に説明する。図1は、ICチップ(半導体素子)21と、コンデンサ31と、配線基板(基板)41とからなる本実施形態の半導体パッケージ(構造体)11を示す概略断面図である。図2は、半導体パッケージ11を構成するコンデンサ31を示す概略断面図である。図3は、半導体パッケージ11を構成するICチップ付きコンデンサ(半導体素子付きコンデンサ)61を示す概略断面図である。図4は、ICチップ付きコンデンサ61を配線基板41上に実装するときの状態を示す概略断面図である。

[0055]

図1等に示されるように、本実施形態の半導体パッケージ11は、上記のように、ICチップ21と、コンデンサ31と、配線基板41とからなるLGA(ランドグリッドアレイ)である。なお、半導体パッケージ11の形態は、LGAのみに限定されず、例えばBGA(ボールグリッドアレイ)やPGA(ピングリッドアレイ)等であってもよい。MPUとしての機能を有するICチップ21は、10mm角の矩形平板状であって、熱膨張係数が3.0ppm/℃程度のシリコンからなる。かかるICチップ21の上面側表層には、図示しない回路素子が形成されている。一方、ICチップ21の下面側には、複数のバンプ状の面接続端子22が格子状に設けられている。

[0056]

前記配線基板41は、上面42及び下面43を有する矩形平板状の部材からなり、複数層の樹脂絶縁層44と複数層の導体回路45とを有する、いわゆる多層配線基板である。本実施形態の場合、具体的にはエポキシ樹脂をガラスクロスに含浸させてなる絶縁基材により樹脂絶縁層44が形成され、銅箔または銅めっき層により導体回路45が形成されている。かかる配線基板41の熱膨張係数は、13.0ppm/℃以上16.0ppm/℃未満となっている。配線基板41の上面42には、コンデンサ31側との電気的な接続を図るための複数の面接続パッド46が格子状に形成されている。配線基板41の下面43には、図示しないマザーボード側との電気的な接続を図るための複数の面接続パッド47が格子状に形成されている。なお、マザーボード接続用の面接続パッド47は、コンデンサ接続用の面接続パッド46よりも広いピッチとなっている。樹脂絶縁層44にはビアホール導体48が設けられていて、これらのビアホール導体48を介して、異なる層の導体回路45、面接続パッド46、面接続パッド47が相互に電気的に接続されている。また、配線基板41の上面42には、図3のICチップ付きコンデンサ61以外にも、半導体素子やその他の電子部品(いずれも図示略)が実装されている。

[0057]

図1,図2等に示されるように、前記コンデンサ31は、いわゆるビアアレイタイプのコンデンサであって、上面32 (第1面)及び下面33 (第2面)を有する矩形平板形状のコンデンサ本体38を有している。コンデンサ本体38は、積層構造をなす窒化アルミニウム基板からなる。即ち、このコンデンサ31は積層セラミックコンデンサである。かかる窒化アルミニウム基板の熱膨張係数は約4.4ppm/℃、ヤング率は約350GPaである。従って、コンデンサ本体38の熱膨張係数は、配線基板41の熱膨張係数より

も小さく、かつ、ICチップ21の熱膨張係数よりも大きな値となっている。即ち、本実施形態のコンデンサ31は、配線基板41よりも低い熱膨張性を備えており、むしろICチップ21に近い熱膨張性を備えていると言える。また、窒化アルミニウム基板のヤング率はICチップ21よりも高いことから、本実施形態のコンデンサ31は高い剛性を備えている。

[0058]

コンデンサ31を構成するコンデンサ本体38には、上面32及び下面33を貫通する複数のビア(貫通孔)が格子状に形成されている。これらのビアは、配線基板41が有する各面接続パッド46の位置に対応している。そして、かかるビア内には、高融点金属の一種であるW(タングステン)からなる複数の導体柱35が設けられている。各導体柱35の上端面には略半球状をした上端面側バンプ36が設けられている。これらの上端面側バンプ36は上面32から突出しており、ICチップ21側の面接続端子22に接続されている。各導体柱35の下端面には略半球状をした下端面側バンプ37が設けられている。これらの下端面側バンプ37は下面33から突出しており、配線基板41側の面接続パッド46に接続されている。

[0059]

また、前記コンデンサ本体38を構成する窒化アルミニウム基板においては、誘電体層である窒化アルミニウム層を介して内層電極34が層状に形成されている。より詳細にいうと、前記導体柱35は第1導体柱、第2導体柱及び第3導体柱という3つの群に分けられるとともに、前記内層電極34は第1導内層電極及び第2内層電極という2つの群に分けられる。第1内層電極及び第2内層電極は所定間隔を隔てて交互に積層形成されるとともに、第1内層電極は第1導体柱に接続され、第2内層電極は第2導体柱に接続されている。なお、第3導体柱については、いずれの内層電極にも接続されていない。

[0060]

従って、このような構造の半導体パッケージ11では、コンデンサ31の導体柱35を介して、配線基板41側とICチップ21側とが電気的に接続されている。ゆえに、中継基板としての機能も有するコンデンサ31を介して、配線基板41-ICチップ21間で信号の入出力が行われるとともに、ICチップ21をMPUとして動作させるための電源が供給される。この場合、前記信号は第3導体柱を介して入出力され、前記電源は第1導体柱及び第2導体柱を介して供給される。そして、この半導体パッケージ11ではコンデンサ31が設けられていることから、電源電位や接地電位に重畳されるノイズが確実に除去されるようになっている。なお、本実施形態の半導体パッケージ11ではコンデンサ31を1個のみ設けたが、これに限らずコンデンサ31を複数個設けてもよい。

$[0\ 0\ 6\ 1]$

ここで、上記構造の半導体パッケージ11を製造する手順について説明する。

[0062]

まず、周知のセラミックグリーンシート形成技術によって、対応する位置に格子状にビアが透設された窒化アルミニウムグリーンシートを複数枚作製する。そして、各グリーンシートにおける所定位置に、表裏両面を貫通するビアをパンチング等により形成する。さらに、各グリーンシートのビア内にWペーストを充填して、後に導体柱35となるペースト充填層を形成しておく。また、各グリーンシートの片側面にWペーストを印刷し、後に内層電極34となる所定パターンのペースト印刷層を形成しておく。そして、これらのグリーンシートを積層、圧着した後、還元雰囲気中にて所定温度で焼成(同時焼成)を行って、窒化アルミニウムとWペーストとを焼結させる。その結果、導体柱35及び内層電極34を有するコンデンサ本体38が作製される。さらに、このコンデンサ本体38の有する導体柱35の両端面に対してはんだペーストを印刷形成する。この状態でリフローを行って前記はんだペーストを溶融させる。すると、前記はんだペーストが略半球状に盛り上がることによって、上端面側バンプ36及び下端面側バンプ37となり、結果として図2に示すコンデンサ31が完成する。

[0063]

次に、完成した前記コンデンサ31の上面32にICチップ21を載置する。このとき、ICチップ21側の面接続端子22と、コンデンサ31側の上端面側バンプ36とを位置合わせするようにする。そして、加熱して各上端面側バンプ36をリフローすることにより、上端面側バンプ36と面接続端子22とを接合する。その結果、図3に示すICチップ付きコンデンサ61が完成する。

[0064]

次に、コンデンサ31側の下端面側バンプ37と、配線基板41側の面接続パッド46とを位置合わせして(図4参照)、配線基板41上に前記ICチップ付きコンデンサ61を載置する。そして、加熱して各下端面側バンプ37をリフローすることにより、下端面側バンプ37と面接続パッド46とを接合する。その結果、図1に示す半導体パッケージ11が完成する。

[0065]

従って、本実施形態によれば以下の効果を得ることができる。

[0066]

(1) 本実施形態の半導体パッケージ11 (構造体) の場合、コンデンサ31それ自体が、いわば中継基板としての機能を有しており、本来中継基板があるべき位置に配置されている。即ち、従来構造に比較してICチップ21とコンデンサ31とが近接して配置され、両者が直接接続した状態となる。このため、ICチップ21とコンデンサ31とをつなぐ配線(コンデンサ接続配線)をほぼ完全になくすことが可能となる。ゆえに、ICチップ21とコンデンサ31との間で侵入するノイズを極めて小さく抑えることができ、誤動作等の不具合を生じることもなく高い信頼性を得ることができる。

[0067]

(2) また、たとえコンデンサ31に不具合が生じた場合でも、コンデンサ31が配線 基板41側に埋設されているわけではないので、コンデンサ31のみを廃棄すれば足り、配線基板41全体の廃棄を伴わない。ゆえに、配線基板41側にコンデンサ31を埋設した従来構造に比べて、損失金額が小さく安価に製造することが可能となる。しかも、配線基板41側にコンデンサ31を埋設した構造でないことから、スペース上の制約を受けなくなり、比較的容易にコンデンサ31の大型化(大容量化)を図ることが可能となるとともに、配線基板41についても製造しやすくなる。また、コンデンサ31の大型化が図られれば低抵抗化及び低インダクタンス化にもつながるので、これによってもノイズ除去能力を向上させることができる。

[0068]

(3) この半導体パッケージ11では、熱膨張係数が5.0ppm/℃未満である略板形状のコンデンサ本体38を用いたことにより、ICチップ21との熱膨張係数差が小さくなり、ICチップ21に直接大きな熱応力が作用しなくなる。よって、たとえICチップ21が大型で発熱量が多いものであったとしても、クラック等が起こりにくい。ゆえに、半導体パッケージ11におけるチップ接合部分等に高い信頼性を付与することができる

[0069]

なお、本実施形態においては、以下のような変形例も考えられる。

(変形例1)

図5に示されるように、まず、配線基板41の上面42にコンデンサ31をはんだ付け等により接合することで、コンデンサ付き配線基板71 (コンデンサ付き基板)をあらかじめ作製する。その後、このコンデンサ付き配線基板71の上面32にICチップ21を接合し、所望の半導体パッケージ11とする。

[0070]

[第2の実施形態]

以下、本発明を具体化した第2の実施形態を図6〜図10に基づき詳細に説明する。図6は、ICチップ(半導体素子)21と、コンデンサ内蔵インターポーザ91と、配線基板(基板)41とからなる本実施形態の半導体パッケージ(構造体)131を示す概略断

面図である。図7は、半導体パッケージ131を構成するコンデンサ内蔵インターポーザ91を示す概略断面図である。図8は、半導体パッケージ131を構成するICチップ付きコンデンサ内蔵インターポーザ(半導体素子付きコンデンサ)111を示す概略断面図である。図9は、ICチップ付きコンデンサ内蔵インターポーザ111を配線基板41上に実装するときの状態を示す概略断面図である。

[0071]

図6等に示されるように、本実施形態の半導体パッケージ131は、上記のように、ICチップ21と、コンデンサ内蔵インターポーザ91と、配線基板41とからなるLGA(ランドグリッドアレイ)である。なお、半導体パッケージ131の形態は、LGAのみに限定されず、例えばBGA(ボールグリッドアレイ)やPGA(ピングリッドアレイ)等であってもよい。ICチップ21及び配線基板41については、前記第1の実施形態と同じものが使用されているので、その詳細な説明を省略する。

[0072]

図6,図7等に示されるように、本実施形態のコンデンサ内蔵インターポーザ91 (中継基板)は、上面92 (第1面)及び下面93 (第2面)を有する矩形平板形状のインターポーザ本体98 (中継基板本体)を有している。インターポーザ本体98は、積層構造をなす窒化アルミニウム基板からなる。かかる窒化アルミニウム基板の熱膨張係数は約4.4ppm/℃、ヤング率は約350GPaである。従って、インターポーザ本体98の熱膨張係数は、配線基板41の熱膨張係数よりも小さく、かつ、ICチップ21の熱膨張係数よりも大きな値となっている。即ち、本実施形態のコンデンサ内蔵インターポーザ91は、配線基板41よりも低い熱膨張性を備えており、むしろICチップ21に近い熱膨張性を備えていると言える。また、窒化アルミニウム基板のヤング率はICチップ21よりも高いことから、本実施形態のコンデンサ内蔵インターポーザ91は高い剛性を備えている。

[0073]

インターポーザ本体98には、平面視で略矩形状の凹部99が下面93にて開口するように形成されている。この凹部99内には同じく平面視で略矩形状のコンデンサ101が配置されている。なお、コンデンサ101は樹脂からなる接着剤層108によって凹部99内に固定されている。もっとも、接着剤層108がない形態も可能である。

[0074]

コンデンサ内蔵インターポーザ91を構成するインターポーザ本体98には、上面92及び下面93を貫通する複数のビアと、上面92及び凹部99の底面を貫通する複数のビア96とが格子状に形成されている。これらのビア96は、配線基板41が有する各面接続パッド46の位置に対応している。そして、かかるビア96内には、柱状のPb-Sn系はんだからなる中継基板本体側導体柱95が設けられている。各中継基板本体側導体柱95の上端面には略半球状をした上端面側バンプ97が設けられている。これらの上端面側バンプ97は上面92から突出しており、ICチップ21側の面接続端子22に接続されている。各中継基板本体側導体柱95の下端面には略半球状をした下端面側バンプ94、100が設けられている。前記下端面側バンプ100は、インターポーザ本体98の下面93から突出しており、配線基板41側の面接続パッド46に接続されている。一方、前記下端面側バンプ94は、凹部99の底面から突出しており、コンデンサ101側のコンデンサ側導体柱105の上端面に接続されている。

[0075]

また、図6,図7等に示されるように、本実施形態のコンデンサ101もビアアレイタイプのコンデンサであって、上面102及び下面103を有する矩形平板形状のコンデンサ本体104を有している。コンデンサ本体104は、積層構造をなすチタン酸バリウム基板からなる。即ち、このコンデンサ101は、高誘電体をコンデンサ本体104とする積層セラミックコンデンサである。なお、本実施形態の半導体パッケージ131では、コンデンサ101を1個のみ設けたが、これに限らずコンデンサ101を複数個設けてもよい。

[0076]

コンデンサ101を構成するコンデンサ本体104には、上面102及び下面103を 貫通する複数のビアが格子状に形成されている。そして、かかるビア内には、Pb-Sn からなる複数のコンデンサ側導体柱105が設けられている。各コンデンサ側導体柱10 5の下端面には略半球状をした下端面側バンプ107が設けられている。これらの下端面 側バンプ107は、前記下端面側バンプ100と同程度突出しており、配線基板41側の 面接続パッド46に接続されている。

[0077]

また、前記コンデンサ本体104を構成するチタン酸バリウム基板においては、誘電体層であるチタン酸バリウム層を介して内層電極106が層状に形成されている。より詳細にいうと、前記コンデンサ側導体柱105は第1コンデンサ側導体柱及び第2コンデンサ側導体柱という2つの群に分けられるとともに、前記内層電極106は第1内層電極及び第2内層電極という2つの群に分けられる。第1内層電極及び第2内層電極は所定間隔を隔てて交互に積層形成されるとともに、第1内層電極は第1コンデンサ側導体柱に接続され、第2内層電極は第2コンデンサ側導体柱に接続されている。

[0078]

従って、このような構造の半導体パッケージ131では、コンデンサ内蔵インターポーザ91の導体柱95,105を介して、配線基板41側とICチップ21側とが電気的に接続されている。ゆえに、コンデンサ内蔵インターポーザ91を介して、配線基板41ーICチップ21間で信号の入出力が行われるとともに、ICチップ21をMPUとして動作させるための電源が供給される。この場合、前記信号は、インターポーザ本体98の上面92及び下面93を貫通する中継基板本体側導体柱95を流れるため、コンデンサ101内を流れることなくダイレクトにICチップ21に入出力される。それに対して電源は、インターポーザ本体98及びコンデンサ101を介して供給される。つまり、前記電源は、コンデンサ101内のコンデンサ側導体柱105を介して流れるとともに、インターポーザ本体98の上面92及び凹部99の底面を貫通する中継基板本体側導体柱95を流れる。そして、この半導体パッケージ131ではコンデンサ101が設けられていることから、電源電位や接地電位に重畳されるノイズが確実に除去されるようになっている。

[0079]

ここで、上記構造の半導体パッケージ131を製造する手順について説明する。

$[0 \ 0 \ 8 \ 0]$

まず、第1実施形態において述べたセラミック同時焼成法に準じて、図7の構造のコンデンサ101をあらかじめ作製する。ただし、セラミック材料としてチタン酸バリウムを用いているので、焼成温度等についてはそれに合致した条件を設定する。併せて、下記のような要領でインターポーザ本体98を作製する。

[0081]

即ち、周知のセラミックグリーンシート形成技術によって、対応する位置に格子状にビア96(貫通孔)が透設された窒化アルミニウムグリーンシートを複数枚作製する。前記グリーンシートにおける一部のものについては、パンチング加工等により矩形状の開口部を設けておく。かかる開口部は後に凹部99となるものである。そして、各グリーンシートを積層、圧着する。さらに、ビア96の内周面にタングステンペーストを塗布した後、グリーンシートの積層体を還元雰囲気中で焼成し、窒化アルミニウム焼結体からなるインターポーザ本体98を作製する。このインターポーザ本体98においては、ビア96の内周面にタングステンを主成分とする下地金属層(図示略)が形成される。さらに、この下地金属層上に無電解ニッケルー金めっきを施した後、各ビア96の上端開口部に90%Pb-10%Snからなる、直径0.9mmの高融点はんだボールを載置し、これを加熱して溶融させる。その結果、溶融した高融点はんだが重力で下方に移動してビア96内に注入され、ビア96内周面の金属層に溶着することにより、中継基板本体側導体柱95が形成される。また、中継基板本体側導体柱95の上端面及び下端面側方の作用によって略半球状に盛り上がり、上端面側バンプ97及び下端面側バンプ94,100となる。

その結果、凹部99を有するインターポーザ本体98が完成する。

[0082]

このようにして作製されたインターポーザ本体 9 8 の凹部 9 9内に未硬化状態の熱硬化性接着剤を塗布し、この状態で凹部 9 9内に前記コンデンサ 1 0 1 を配置し、所定温度に加熱する。その結果、熱によりリフローした下端面側バンプ 9 4 を介して、中継基板本体側導体柱 9 5 とコンデンサ側導体柱 1 0 5 とが接合される。また、熱硬化性接着剤が硬化することによって、コンデンサ 1 0 1 が凹部 9 9内に確実に接着されて保持される。以上の結果、図 7 に示すコンデンサ内蔵インターポーザ 9 1 が完成する。

[0083]

次に、完成した前記コンデンサ内蔵インターポーザ91の上面92にICチップ21を載置する。このとき、ICチップ21側の面接続端子22と、コンデンサ内蔵インターポーザ91側の上端面側バンプ97とを位置合わせするようにする。そして、加熱して各上端面側バンプ97をリフローすることにより、上端面側バンプ97と面接続端子22とを接合する。その結果、図8に示すICチップ付きコンデンサ内蔵インターポーザ111が完成する。

[0084]

次に、ICチップ付きコンデンサ内蔵インターポーザ111側の下端面側バンプ100,107と、配線基板41側の面接続パッド46とを位置合わせして(図9参照)、配線基板41上に前記ICチップ付きコンデンサ内蔵インターポーザ111を載置する。そして、加熱して各下端面側バンプ100,107をリフローすることにより、下端面側バンプ100,107と面接続パッド46とを接合する。その結果、図6に示す半導体パッケージ131が完成する。

[0085]

従って、本実施形態によれば以下の効果を得ることができる。

[0086]

(1) 本実施形態の半導体パッケージ131 (構造体)の場合、インターポーザ91の凹部99内にコンデンサ101を配置したことにより、従来構造に比較してICチップ21とコンデンサ101とが近接する。結果として、ICチップ21とコンデンサ101とをつなぐ配線(コンデンサ接続配線)を非常に短くすることが可能となる。ゆえに、ICチップ21とコンデンサ101との間で侵入するノイズを極めて小さく抑えることができ、、誤動作等の不具合を生じることもなく高い信頼性を得ることができる。

[0087]

(2) また、たとえコンデンサ101に不具合が生じた場合でも、コンデンサ101が配線基板41側に埋設されているわけではないので、コンデンサ内蔵インターポーザ91のみを廃棄すれば足り、配線基板41全体の廃棄を伴わない。ゆえに、配線基板41側にコンデンサ101を埋設した従来構造に比べて、損失金額が小さく安価に製造することが可能となる。しかも、配線基板41側にコンデンサ101を埋設した構造でないことから、スペース上の制約を受けなくなり、比較的容易にコンデンサ101の大型化・(大容量化)を図ることが可能となるとともに、配線基板41についても製造しやすくなる。また、コンデンサ101の大型化が図られれば低抵抗化及び低インダクタンス化にもつながるので、これによってもノイズ除去能力を向上させることができる。

[0088]

(3) この半導体パッケージ131では、熱膨張係数が5.0ppm/℃未満である略板形状のインターポーザ本体98を用いたことにより、ICチップ21との熱膨張係数差が小さくなり、ICチップ21に直接大きな熱応力が作用しなくなる。よって、たとえICチップ21が大型で発熱量が多いものであったとしても、クラック等が起こりにくい。ゆえに、半導体パッケージ131におけるチップ接合部分等に高い信頼性を付与することができる。

[0089]

本実施形態においては、以下のような変形例が考えられる。

(変形例2-1)

即ち、図10に示されるように、まず、配線基板41の上面42にコンデンサ内蔵インターポーザ91をはんだ付け等により接合することで、コンデンサ内蔵インターポーザ付き配線基板121 (中継基板付き基板)をあらかじめ作製する。その後、コンデンサ内蔵インターポーザ91の上面92にICチップ21を接合し、所望の半導体パッケージ131とする。

[0090]

(変形例2-2)

図6等に示したコンデンサ内蔵インターポーザ91 (中継基板) は、インターポーザ本体98及びコンデンサ101を別体にて構成し、それらを接着剤層108及び下端面側バンプ94を介して接続した構造を有していた。これに対し、図11, 図12に示される変形例のコンデンサ内蔵インターポーザ141では、インターポーザ本体98及びコンデンサ101が一体的に構成されている。つまり、インターポーザ本体98及びコンデンサ101が、接着剤層108も下端面側バンプ94も介することなく直接接続されている。この場合、インターポーザ本体98及びコンデンサ101を電気的に接続するための下端面側バンプ94を省くことができるので、構成を簡略化することができる。また、中継基板本体側導体柱95及びコンデンサ側導体柱105を直接接続することにより、コンデンサ内蔵インターポーザ141の低抵抗化を図ることが可能となる。

$[0\ 0\ 9\ 1]$

次に、コンデンサ内蔵インターポーザ141の製造方法について述べる。まず、周知のセラミックグリーンシート形成技術によって、対応する位置に格子状にビア96(貫通孔、第1導体柱形成用孔)が透設されたアルミナグリーンシート(セラミック未焼結体)を複数枚作製する。これらのグリーンシートにおける一部のものについては、パンチング加工等により矩形状の開口部を設けておく。かかる開口部は後に凹部99となるものである。これらのグリーンシートは、焼結後にインターポーザ本体98となる。なお、これらのグリーンシートの各貫通孔内には、例えば印刷によりニッケル等のペースト(導電材料)をあらかじめ充填しておく。各貫通孔内のニッケルペーストは、後に中継基板本体側導体柱95あるいはコンデンサ側導体柱105となる。

[0092]

上記導電材料充填済みグリーンシートを所定枚数積層する。次いで、この積層体上に矩形状の開口部が設けられた各グリーンシートを積層、圧着する際、グリーンシートを1枚積層、圧着する毎に、前記開口部に例えばセラミックペーストをスクリーン印刷によりパターン形成する。セラミック印刷層の乾燥後の厚さは、直前に積層されたグリーンシートの厚さと略同一である。スクリーン印刷されるセラミック材料は、後にセラミック誘電体層となる。よって、焼結後にアルミナよりも誘電率が高くなるセラミック材料が選択されるべきである。本実施形態では、焼結後にチタン酸バリウムとなるスラリーを前記セラミック材料として用いている。なお、前記セラミック材料としてはグリーンシートと同時焼成が可能なものであることが望ましい。次に、さらにニッケルペースト(導電材料)の印刷により、既に印刷されたセラミック材料層の表面上にニッケルペースト層をパターン形成する。この時、セラミック層の形成されていない穴状部分に印刷されたニッケルペーストは、後にコンデンサ部の導体柱105となる。印刷セラミック材料層の表面上のニッケルペースト層は、後に内層電極106となる。

[0093]

そして、矩形状開口部が設けられた各グリーンシートの積層、圧着、セラミックペーストの印刷、ニッケルペーストの印刷を繰り返すことにより積層体とした後、その積層体を酸化雰囲気中で焼成する。即ち、グリーンシート(セラミック未焼結体)、未焼結のセラミック材料層、未焼結のニッケルペーストを一括加熱して、それらを同時に焼結させる。

[0094]

そして、この製造方法によれば、図11,図12に示したコンデンサ内蔵インターポーザ141を確実に得ることができる。

[0095]

「第3の実施形態]

以下、本発明を具体化した第3の実施形態を図13に基づき詳細に説明する。図13は、ICチップ(半導体素子)21と、コンデンサ内蔵インターポーザ91と、配線基板(基板)41とからなる本実施形態の半導体パッケージ(構造体)181を示す概略断面図である。

[0096]

本実施形態のコンデンサ内蔵インターポーザ91は、インターポーザ本体98内に複数のグランド用中継基板本体側導体柱182及び複数の電源用中継基板本体側導体柱183を備えている。これら2種の中継基板本体側導体柱182,183は、いずれも中継基板本体98における凹部形成領域内に配置されている。凹部形成領域内には、同様に複数のグランド用短導体柱188及び複数の電源用短導体柱189が配置されている。一方、複数の信号線用中継基板本体側導体柱184は、中継基板本体98における凹部形成領域外(凹部99の外周部)に配置されていて、上記2種の中継基板本体側導体柱182,183のピッチは、ICチップ21の面接続端子22のピッチに等しく、本実施形態では100μm~250μm 程度に設定されている。

[0097]

また、本実施形態のコンデンサ内蔵インターポーザ 9 1 の場合、コンデンサ 1 0 1 内に複数のグランド用コンデンサ側導体柱 1 9 2 及び複数のコンデンサ側導体柱 1 9 3 を備えている。これら 2 種のコンデンサ側導体柱 1 9 2 , 1 9 3 のピッチは、 I C チップ 2 1 の面接続端子 2 2 のピッチよりも数倍大きく、本実施形態では 2 0 0 μ m \sim 6 0 0 μ m 程度に設定されている。つまり、コンデンサ側導体柱 1 9 2 , 1 9 3 は相対的に密度が疎であって、いわば間引かれたような状態となっている。

[0098]

インターポーザ本体 9 8 の内部には、タングステンペーストの印刷、焼成により形成された導体柱ピッチ変換層 1 8 5 が形成されている。複数のグランド用短導体柱 1 8 8 については、その下端が導体柱ピッチ変換層 1 8 5 に接続されている反面、凹部 9 9 の底面にまでは到っていない。また、複数のグランド用中継基板本体側導体柱 1 8 2 については、導体柱ピッチ変換層 1 8 5 に接続されるばかりでなく、導体柱ピッチ変換層 1 8 5 を貫通してその下端が凹部 9 9 の底面に到っている。そして、導体柱ピッチ変換層 1 8 5 を貫通したグランド用中継基板本体側導体柱 1 8 2 の下端は、下端面側バンプ 9 4 を介してグランド用コンデンサ側導体柱 1 9 2 に接続されている。その結果、上記の導体柱ピッチ変換層 1 8 5 を介して、複数のグランド用中継基板本体側導体柱 1 8 2、複数のグランド用短導体柱 1 8 8 及びグランド用コンデンサ側導体柱 1 9 2 がそれぞれ電気的に接続されている。

[0099]

また、インターポーザ本体 9 8 の内部には、さらに別の導体柱ピッチ変換層 1 8 6 が形成されている。この導体柱ピッチ変換層 1 8 6 も、タングステンペーストの印刷、焼成により形成されたものである。なお、2 つの導体柱ピッチ変換層 1 8 5, 1 8 6 は、互いに異なる深さ位置に配置されている。複数の電源短導体柱 1 8 9 については、その下端が導体柱ピッチ変換層 1 8 6 に接続されている反面、凹部 9 9 の底面にまでは到っていない。また、複数の電源用中継基板本体側導体柱 1 8 3 については、導体柱ピッチ変換層 1 8 6 を貫通してその下端が凹部 9 9 の底面に到っている。そして、導体柱ピッチ変換層 1 8 6 を貫通した電源用中継基板本体側導体柱 1 8 3 の下端は、下端面側バンプ 9 4 を介して電源用コンデンサ側導体柱 1 9 3 に接続されている。その結果、上記の導体柱ピッチ変換層 1 8 6 を介して、複数の電源用中継基板本体側導体柱 1 8 3 及び電源用コンデンサ側導体柱 1 9 3 がそれぞれ電気的に接続されている。

[0100]

そして、上記構成を有する本実施形態の場合、基本的にグランド用コンデンサ側導体柱 192や電源用コンデンサ側導体柱 193を配置するときの自由度が増大する。従って、任意のキャパシタンス・インダクタンス特性を得やすくなり、コンデンサ内蔵インターポーザ91に所望とする性能を付与しやすくなる。また、この構成によれば、グランド用コンデンサ側導体柱 193を間引くことが可能となる。

[0101]

なお、本発明の実施形態は発明の趣旨を逸脱しない範囲内において以下のように変更してもよい。例えば、上記第2の実施形態では、インターポーザ本体98の略中央における1箇所に凹部99を設けた例を示したが、凹部99は必ずしも略中央に形成する必要はない。また、必要に応じて凹部99を複数箇所に設け、各凹部99にそれぞれコンデンサ101を配置するようにしてもよい(図14参照)。また、図示しないが、1つの凹部99内に複数のコンデンサ101を配置してもよい。この場合には、インターポーザ91の厚さ方向にコンデンサ101を積層配置してもよく、あるいはインターポーザ91の面方向にコンデンサ101を並べて配置してもよい。

[0102]

次に、前述した実施形態によって把握される技術的思想を以下に列挙する。

[0103]

(1) 熱膨張係数が2.0 p p m / ℃以上5.0 p p m / ℃未満であって面接続端子を有する半導体素子が実装されるべき第1面、及び、第2面を有し、熱膨張係数が5.0 p p m / ℃未満である略板形状のコンデンサ本体と、前記第1面及び前記第2面を貫通し、前記面接続端子と電気的に接続されるべき複数の導体柱とを備えることを特徴としたコンデンサ。

[0104]

(2) 前記コンデンサ本体は、絶縁材料からなることを特徴とする技術的思想(1) に記載のコンデンサ。

[0105]

(3) 前記コンデンサ本体は、前記基板よりも低い熱膨張係数の材料からなることを特徴とする技術的思想(1)に記載のコンデンサ。

[0106]

(4) 前記コンデンサ本体は、少なくともシリコンよりも剛性が高い材料からなること を特徴とする技術的思想(1) に記載のコンデンサ。

$[0\ 1\ 0\ 7\]$

(5) 前記コンデンサ本体は、低熱膨張係数かつ高剛性の材料からなることを特徴とする技術的思想(1) に記載のコンデンサ。

[0108]

(6) 前記コンデンサ本体は、ヤング率が200GPa以上の材料からなることを特徴とする技術的思想(1) に記載のコンデンサ。

[0109]

(7) 前記コンデンサ本体は、ヤング率が200GPa以上の絶縁性セラミック材料からなることを特徴とする技術的思想(1)に記載のコンデンサ。

[0110]

(8) 前記コンデンサ本体は、窒化物系のエンジニアリングセラミックからなることを 特徴とする技術的思想(1)に記載のコンデンサ。

$[0\ 1\ 1\ 1]$

(9)前記コンデンサ本体は、窒化アルミニウム、窒化珪素、または、窒化アルミニウム及び窒化珪素の混合セラミック材料を用いて形成されることを特徴とする技術的思想(1)に記載のコンデンサ。

[0112]

(10) 前記半導体素子における少なくとも一辺は $10 \, \text{mm}$ 以上であることを特徴とする技術的思想 (1) に記載のコンデンサ。

[0113]

(11) 熱膨張係数が2.0 p p m/℃以上5.0 p p m/℃未満であって面接続端子を有する半導体素子が実装されるべき第1面、及び、凹部が形成され、熱膨張係数が5.0 p p m/℃未満である第2面を有する略板形状の中継基板本体と、前記第1面及び前記凹部の底面を貫通し、前記面接続端子と電気的に接続されるべき複数の中継基板本体側導体柱と、表面及び裏面を有し、前記表面及び前記裏面を貫通し前記中継基板本体側導体柱と電気的に接続される複数のコンデンサ側導体柱を有し、前記凹部内に配置されたコンデンサとを備えることを特徴とした中継基板。

[0114]

(12) 前記中継基板本体は、絶縁材料からなることを特徴とする技術的思想(11) に記載の中継基板。

[0115]

(13) 前記中継基板本体は、前記基板よりも低い熱膨張係数の材料からなることを特 徴とする技術的思想(11)に記載の中継基板。

[0116]

(14) 前記中継基板本体は、少なくともシリコンよりも剛性が高い材料からなること を特徴とする技術的思想(11) に記載の中継基板。

[0117]

(15) 前記中継基板本体は、低熱膨張係数かつ高剛性の材料からなることを特徴とする技術的思想(11) に記載の中継基板。

[0118]

(16) 前記中継基板本体は、ヤング率が200GPa以上の材料からなることを特徴とする技術的思想(11)に記載の中継基板。

$[0\ 1\ 1\ 9\]$

(17) 前記中継基板本体は、ヤング率が200GPa以上の絶縁性セラミック材料からなることを特徴とする技術的思想(11)に記載の中継基板。

[0120]

(18) 前記中継基板本体は、窒化物系のエンジニアリングセラミックからなることを特徴とする技術的思想(11) に記載の中継基板。

$[0 \ 1 \ 2 \ 1]$

(19)前記中継基板本体は、窒化アルミニウム、窒化珪素、または、窒化アルミニウム及び窒化珪素の混合セラミック材料を用いて形成されることを特徴とする技術的思想(11)に記載の中継基板。

[0122]

(20) 前記半導体素子における少なくとも一辺は10mm以上であることを特徴とする技術的思想(11)に記載の中継基板。

[0123]

(21)前記中継基板本体及び前記コンデンサは一体構成であり、前記中継基板本体側 導体柱及び前記コンデンサ側導体柱は突起電極を介することなく直接接続していることを 特徴とする技術的思想(11)に記載の中継基板。

[0124]

(22) 面接続端子を有する半導体素子が実装される第1面、及び、第2面を有する略板形状の中継基板本体と、前記第1面及び前記第2面を貫通し、前記面接続端子と接続される複数の中継基板本体側導体柱と、表面及び裏面を有し、前記表面及び前記裏面を貫通し前記中継基板本体側導体柱と接続される複数のコンデンサ側導体柱を有し、前記第2面側に形成された凹部に配置されたコンデンサとを備える中継基板の製造方法において、前記凹部及び第1導体柱形成用孔を有するセラミック未焼結体を作製する工程と、前記第1導体柱形成用孔内に導電材料を充填して、未焼結の中継基板本体側導体柱を形成する工程と、前記セラミック未焼結体の前記凹部内にセラミック材料を充填して、後に中継基板本体となる未焼結のセラミック誘電体層を形成する工程と、前記未焼結のセラミック誘電体

層に第2導体柱形成用孔を形成し、その第2導体柱形成用孔内に導電材料を充填して、未 焼結のコンデンサ側導体柱を形成する工程と、前記未焼結のセラミック未焼結体、前記未 焼結のセラミック誘電体層、前記未焼結の中継基板本体側導体柱及び前記未焼結のコンデ ンサ側導体柱を一括加熱して、それらを同時に焼結させる工程と、を含むことを特徴とす る中継基板の製造方法。

【図面の簡単な説明】

[0125]

- 【図1】ICチップ(半導体素子)と、コンデンサと、配線基板(基板)とからなる第1の実施形態の半導体パッケージ(構造体)を示す概略断面図。
- 【図2】半導体パッケージを構成するコンデンサを示す概略断面図。
- 【図3】半導体パッケージを構成するICチップ付きコンデンサ(半導体素子付きコンデンサ)を示す概略断面図。
- 【図4】 I C チップ付きコンデンサを配線基板上に実装するときの状態を示す概略断面図。
- 【図5】第1の実施形態の変形例において、ICチップをコンデンサ付き配線基板 (コンデンサ付き基板)上に実装するときの状態を示す概略断面図。
- 【図6】ICチップ(半導体素子)と、コンデンサ内蔵インターポーザ(中継基板)と、配線基板(基板)とからなる実施形態の半導体パッケージ(構造体)を示す概略断面図。
- 【図7】半導体パッケージを構成するコンデンサ内蔵インターポーザを示す概略断面図。
 - 【図8】半導体パッケージを構成するICチップ付きコンデンサ内蔵インターポーザ (半導体素子付き中継基板)を示す概略断面図。
- 【図9】ICチップ付きコンデンサ内蔵インターポーザを配線基板上に実装するときの状態を示す概略断面図。
- 【図10】第2の実施形態の変形例において、ICチップをコンデンサ内蔵インターポーザ付き配線基板(中継基板付き基板)上に実装するときの状態を示す概略断面図
- 【図11】 I C チップ (半導体素子) と、コンデンサ内蔵インターポーザ (中継基板) と、配線基板 (基板) とからなる第2の実施形態における別の変形例の半導体パッケージ (構造体)を示す概略断面図。
- 【図12】半導体パッケージを構成するコンデンサ内蔵インターポーザを示す概略断面図。
- 【図13】 I C チップ (半導体素子) と、コンデンサ内蔵インターポーザ (中継基板) と、配線基板 (基板) とからなる第2の実施形態におけるさらに別の変形例の半導体パッケージ (構造体) を示す概略断面図。
- 【図14】 I C チップ (半導体素子) と、コンデンサ内蔵インターポーザ (中継基板) と、配線基板 (基板) とからなる別の実施形態の半導体パッケージ (構造体) を示す概略断面図。

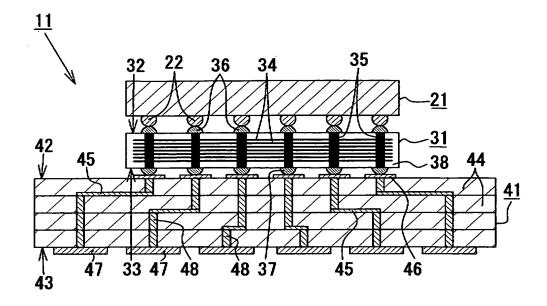
【符号の説明】

[0126]

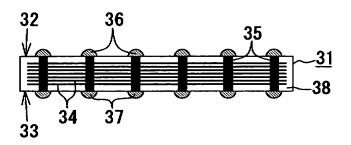
- 11…半導体素子とコンデンサと基板とからなる構造体としての半導体パッケージ
- 21…半導体素子としてのICチップ
- 22…面接続端子
- 31, 101…コンデンサ
- 32… (コンデンサ本体の) 第1面
- 33… (コンデンサ本体の) 第2面
- 3 5 … 導体柱
- 38…コンデンサ本体
- 4 1…基板としての配線基板

- 4 6…面接続パッド
- 6 1 ··· 半導体素子付きコンデンサとしての I C チップ付きコンデンサ
- 71…コンデンサ付き基板としてのコンデンサ付き配線基板
- 91…中継基板としてのコンデンサ内蔵インターポーザ
- 92… (中継基板本体の) 第1面
- 93… (中継基板本体の) 第2面
- 95…中継基板本体側導体柱
- 98…中継基板本体としてのコンデンサ内蔵インターポーザ本体
- 9 9 …凹部
- 102… (コンデンサの) 表面
- 103… (コンデンサの) 裏面
- 105…コンデンサ側導体柱
- 111…半導体素子付き中継基板としてのICチップ付きコンデンサ内蔵インターポーザ
 - 121…中継基板付き基板としてのコンデンサ内蔵インターポーザ付き配線基板
- 131,181…半導体素子と中継基板と基板とからなる構造体としての半導体パッケージ
 - 182… (グランド用) 中継基板本体側導体柱
 - 183… (電源用) 中継基板本体側導体柱
 - 185,186…導体柱ピッチ変換層
 - 188…グランド用短導体柱
 - 189…電源用短導体柱
 - 192… (グランド用) コンデンサ側導体柱
 - 193… (電源用) コンデンサ側導体柱

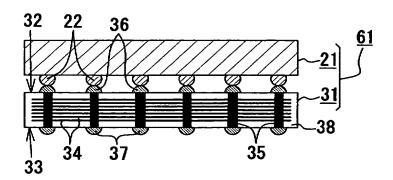
【書類名】図面 【図1】



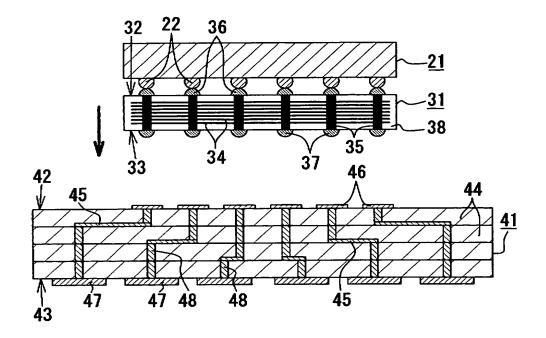
【図2】



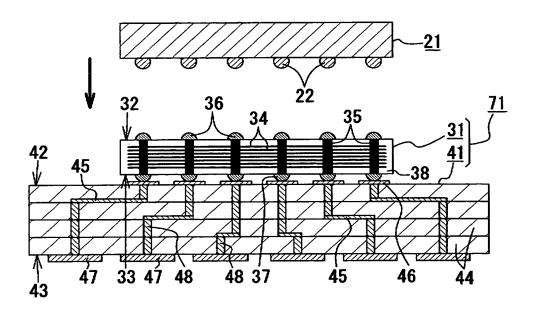
【図3】



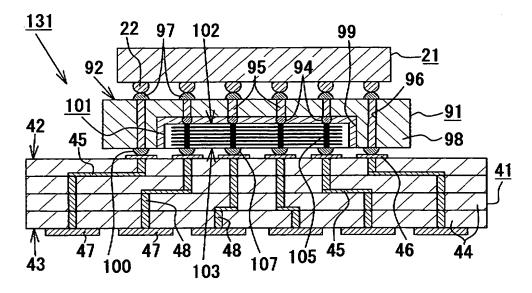
【図4】



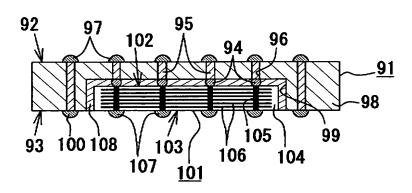
【図5】



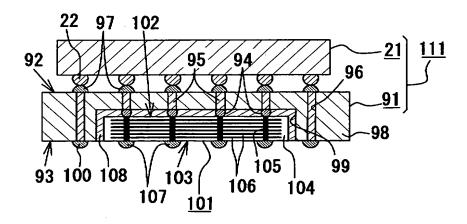
【図6】



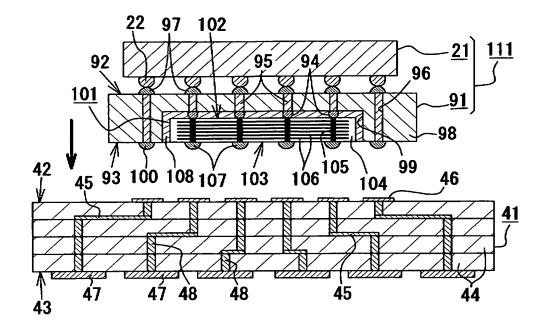
【図7】



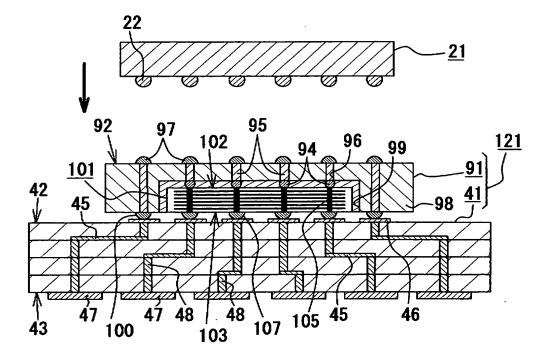
【図8】



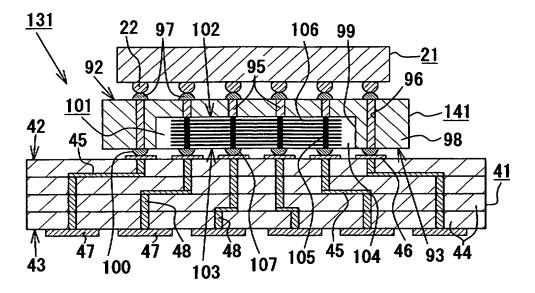
【図9】



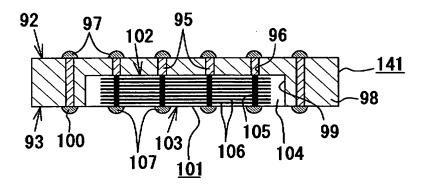
【図10】



[図11]



【図12】



【図13】

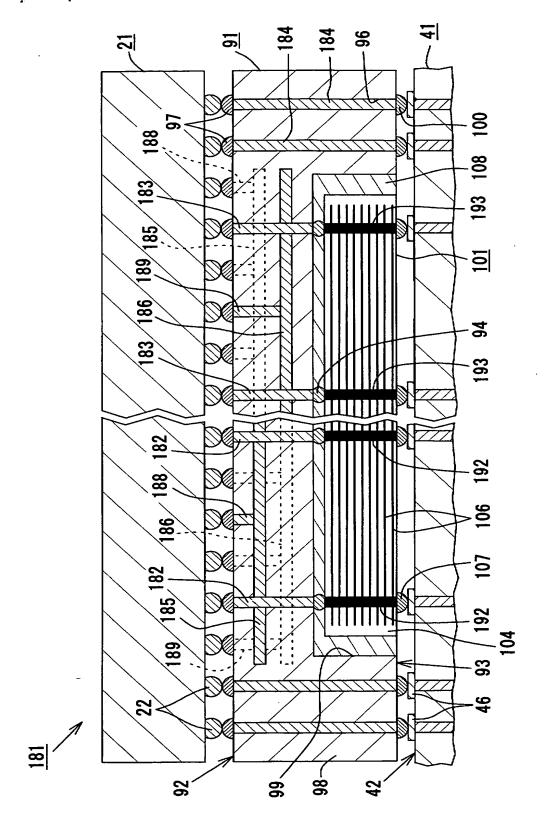
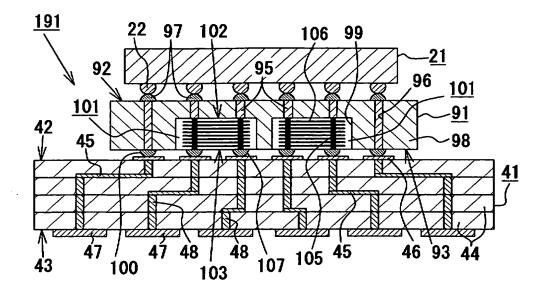


図14]



【書類名】要約書

【要約】

【課題】ノイズ除去能力に優れ、しかも安価かつ製造しやすい、半導体素子とコンデンサ と基板とからなる構造体を提供すること。

【解決手段】本発明の構造体11は、半導体素子21とコンデンサ31と基板41とからなる。半導体素子21は面接続端子22を有する。基板41は面接続パッド46を有する。コンデンサ31はコンデンサ本体38と複数の導体柱35とを備える。コンデンサ本体38の第1面32には半導体素子21が実装され、第2面33は基板41の表面上に実装される。複数の導体柱35は、第1面32及び第2面33を貫通し、面接続端子22及び面接続パッド46と接続される。

【選択図】 図1

認定 · 付加情報

特許出願の番号 特願2003-432369

受付番号 50302143580

書類名 特許願

担当官 第四担当上席 0093

作成日 平成16年 1月 7日

<認定情報・付加情報>

【特許出願人】

【識別番号】 000004547

【住所又は居所】 愛知県名古屋市瑞穂区高辻町14番18号

【氏名又は名称】 日本特殊陶業株式会社

【代理人】 申請人

【識別番号】 100114605

【住所又は居所】 愛知県名古屋市昭和区広見町二丁目21番1号

セイム滝子5階

【氏名又は名称】 渥美 久彦

特願2003-432369

出願人履歴情報

識別番号

[000004547]

1. 変更年月日

1990年 8月 8日

[変更理由]

新規登録

住 所

愛知県名古屋市瑞穂区高辻町14番18号

氏 名

日本特殊陶業株式会社